

# METHOD AND DEVICE FOR CONTROLLING CAPSTAN MOTOR OPERATION

**Patent number:** JP11096620  
**Publication date:** 1999-04-09  
**Inventor:** RYU KOUCHIYURU  
**Applicant:** DAEWOO ELECTRON CO LTD  
**Classification:**  
 - international: G11B15/46  
 - european: G11B15/28; G11B15/467T2  
**Application number:** JP19980173191 19980619  
**Priority number(s):** KR19970048381 19970924

Also published as:

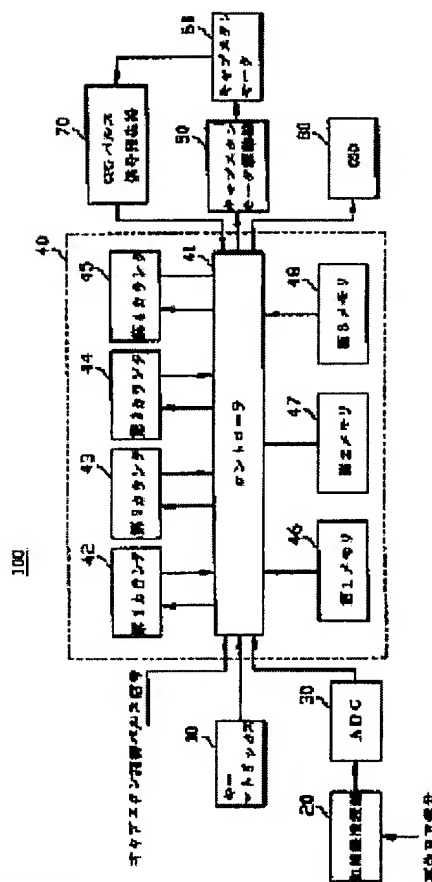


KR255546 (B1)  
 GB2329748 (A)

## Abstract of JP11096620

**PROBLEM TO BE SOLVED:** To optimally control a capstan motor based on a characteristic of a deck mechanism by receiving a CFG pulse signal generated by a CFG pulse signal generator, detecting the level of an envelope of a reproducing RF signal when a capstan slip is detected, and correcting the driving time to control the operation of the capstan motor.

**SOLUTION:** The controller 41 judges the existence of generated capstan motor slip based on a CFG pulse signal generated by a CFG pulse signal generator 10, which is proportional to the rotating speed of a capstan motor 60. If the existence is judged, corresponding to the envelope level of a reproducing RF signal detected by an envelope detector 20, an ADC 30 outputs a DC value. The controller 41 corrects the capstan driving time of the capstan motor 60 when the DC value is larger than a first threshold value stored beforehand in a first memory 46. Thus, the operation of the capstan motor likely to be generated by the aging of the deck mechanism is effectively controlled.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-96620

(43) 公開日 平成11年(1999) 4月9日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

G 1 1 B 15/46

G 1 1 B 15/46

F

審査請求 未請求 請求項の数10 O L (全 10 頁)

(21) 出願番号 特願平10-173191

(22) 出願日 平成10年(1998) 6月19日

(31) 優先権主張番号 97-48381

(32) 優先日 1997年9月24日

(33) 優先権主張国 韓国 (K R)

(71) 出願人 591213405

大宇電子株式会社▲社▼

大韓民国ソウル特別市中區南大門路5街  
541番地

(72) 発明者 劉 庚▲チュル▼

大韓民国ソウル特別市中區南大門路5街  
541番地 大宇電子株式会社 ビデオリサ  
ーチセンター内

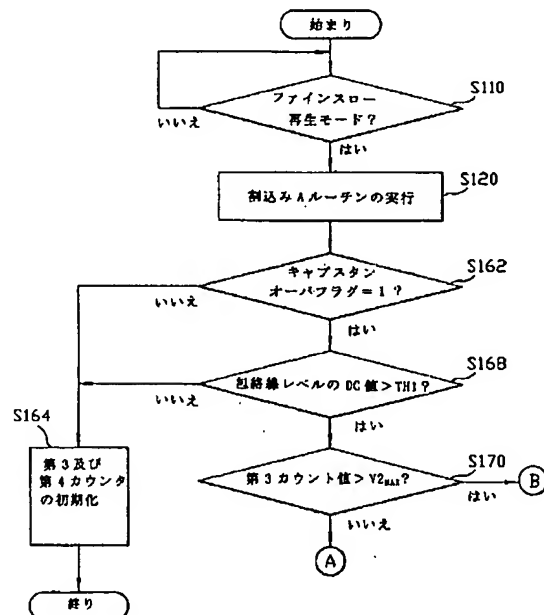
(74) 代理人 弁理士 杉村 曉秀 (外5名)

(54) 【発明の名称】 キャプスタンモータ動作制御方法及びその装置

(57) 【要約】

【課題】 ファインスロー再生モードのような特殊な再生モードの際、デッキ機構の特性を鑑みてキャプスタンモータを最適に制御し得るキャプスタンモータ制御方法及びその装置を提供する。

【解決手段】 本発明のキャプスタンモータ制御方法は、キャプスタン周波数発生器から発生されるCFGパルス信号を受け取って、キャプスタン滑りが発生するか否かを決定し、キャプスタン滑りが発生する場合、再生無線周波数(RF)信号を受取り、再生RF信号の包絡線を検出し、この包絡線のレベルと予め定められた第1閾値とを比較して、その包絡線のレベルが第1閾値以下である場合、キャプスタンモータの動作を制御するのに用いられるべきキャプスタンモータ駆動時間を訂正して、キャプスタンモータの動作を制御する。



## 【特許請求の範囲】

【請求項1】 ビデオカセットレコーダ(VCR) に組み込まれているキャプスタンモータの動作を制御するキャプスタンモータ動作制御方法であって、

前記VCR におけるキャプスタン周波数発生器(CFG) から発生されるCFG パルス信号を受け取って、前記VCR におけるキャプスタン駆動系にて誤動作が発生したとの旨を表すキャプスタン滑りが発生するか否かを決定する第a工程と、

前記キャプスタン滑りが発生する場合、再生無線周波数(RF)信号を受取り、前記再生RF信号の包絡線を検出する第b工程と、

前記包絡線のレベルと予め定められた第1 閾値とを比較して、前記包絡線のレベルが前記第1 閾値以下である場合、前記キャプスタンモータの動作を制御するのに用いられるべきキャプスタンモータ駆動時間を訂正して、前記キャプスタンモータの動作を制御する第c工程とを含むことを特徴とするキャプスタンモータ動作制御方法。

【請求項2】 前記キャプスタンモータが、ファインスロー再生モード(fine-slow playback mode) にて制御されることを特徴とする請求項1 に記載のキャプスタンモータ動作制御方法。

【請求項3】 前記第a工程が、前記CFG 信号を受け取り、予め定められた第1 時間間隔内で前記CFG 信号のパルスの数をカウントする第a1工程と、

前記CFG 信号のパルスのカウント値と予め定められた第2 閾値とを比較し、前記カウント値が前記第2 閾値より大きい場合、前記CFG パルス信号のキャプスタンオーバフラグを第1 論理値に設定する第a2工程と、

予め定められた第2 時間インタバル内で前記第1 論理値のキャプスタンオーバフラグの数をカウントする第a3工程と、

前記第1 論理値のキャプスタンオーバフラグのカウント値と予め定められた第3 閾値とを比較して、前記カウント値が前記第3 閾値より大きいと、前記キャプスタンすべりが発生したと判断する第a4工程とを備えることを特徴とする請求項1 に記載のキャプスタンモータ動作制御方法。

【請求項4】 前記第a工程において、前記予め定められた第1 時間間隔内で前記CFG パルス信号の第1 立ち下がりエッジが入力される時、前記CFG 信号のパルスの数がカウントされることを特徴とする請求項3 に記載のキャプスタンモータ動作制御方法。

【請求項5】 前記第c工程が、前記再生RF信号の前記包絡線のレベルが前記第1 閾値より小さい場合、第1 カウンタから読み出されたカウント値と予め定められた最大値とを比較する第c1工程と、前記カウント値が前記最大値以下である場合、前記キャプスタン駆動時間を予め定められた第3 時間間隔だけ減

らし、前記カウント値が前記最大値より大きくなるまで、前記第c1工程にて用いるように前記第1 カウンタのカウント値を1 だけ加算して、前記キャプスタンモータの動作を制御する第c2工程と、

前記カウント値が前記最大値より大きい場合、第2 カウンタから読み出されたカウント値と予め定められた最小値とを比較する第c3工程と、

前記カウント値が前記最小値より小さい場合、前記キャプスタン駆動時間を前記予め定められた第3 時間間隔だけ減らし、前記カウント値が前記最小値以下となるまで、前記第c3工程にて用いるように前記カウント値から1 を減算して、前記キャプスタンモータの動作を制御する第c4工程とを備えることを特徴とする請求項4 に記載のキャプスタンモータ動作制御方法。

【請求項6】 ビデオカセットレコーダ(VCR) に組み込まれているキャプスタンモータの動作を制御するキャプスタンモータ動作制御装置であって、

前記キャプスタンモータの回転の際、キャプスタン周波数発生器(CFG) パルス信号を発生するパルス信号発生器と、

前記 CFGパルス信号に基づいて、前記VCR におけるキャプスタン駆動系にて誤動作が発生したとの旨を表すキャプスタン滑りが発生するか否かを決定する第1 制御手段と、

前記キャプスタン滑りが発生する場合、再生無線周波数(RF)信号を受取り、前記再生RF信号の包絡線を検出する包絡線検出手段と、

前記検出された包絡線に対応するディジタル値に変換する変換手段と、

前記包絡線のディジタル値と予め定められた第1 閾値とを比較して、前記包絡線のディジタル値が前記第1 閾値以下である場合、前記キャプスタンモータの動作を制御するのに用いられるべきキャプスタンモータ駆動時間を訂正して、前記キャプスタンモータの動作を制御する第2 制御手段とを含むことを特徴とするキャプスタンモータ動作制御装置。

【請求項7】 前記キャプスタンモータが、ファインスロー再生モード(fine-slow playback mode) にて制御されることを特徴とする請求項6 に記載のキャプスタンモータ動作制御装置。

【請求項8】 前記第1 制御手段が、前記 CFG信号を受け取り、予め定められた第1 時間間隔内で前記 CFG信号のパルスの数をカウントする第1 カウント手段と、

前記 CFG信号のパルスのカウント値と予め定められた第2 閾値とを比較し、前記カウント値が前記第2 閾値より大きい場合、前記 CFGパルス信号のキャプスタンオーバフラグを第1 論理値に設定する第1 比較手段と、

予め定められた第2 時間間隔内で前記第1 論理値のキャプスタンオーバフラグの数をカウントする第2 カウント

手段と、

前記第1論理値のキャプスタンオーバフラグのカウンタ値と予め定められた第3閾値とを比較して、前記カウンタ値が前記第3閾値より大きいと、前記キャプスタンすべりが発生したと判断する第2比較手段とを備えることを特徴とする請求項6に記載のキャプスタンモータ動作制御装置。

【請求項9】 前記予め定められた第1時間間隔内で前記CFGパルス信号の第1立ち下がりエッジが入力される時、前記CFG信号のパルスの数がカウンタされることを特徴とする請求項8に記載のキャプスタンモータ動作制御装置。

【請求項10】 前記第2制御手段が、前記再生RF信号の前記包絡線のレベルが前記第1閾値より小さい場合、第1カウンタから読み出されたカウンタ値と予め定められた最大値とを比較する第3比較手段と、前記カウンタ値が前記最大値以下である場合、前記キャプスタン駆動時間を予め定められた第3時間間隔だけ減らし、前記カウンタ値が前記最大値より大きくなるまで、前記第3比較手段にて用いるように前記第1カウンタのカウンタ値を1だけ加算して、前記キャプスタンモータの動作を制御する第1動作制御手段と、前記カウンタ値が前記最大値より大きい場合、第2カウンタから読み出されたカウンタ値と予め定められた最小値とを比較する第4比較手段と、前記カウンタ値が前記最小値より小さい場合、前記キャプスタン駆動時間を前記予め定められた第3時間間隔だけ減らし、前記カウンタ値が前記最小値以下となるまで、前記第4比較手段にて用いるように前記カウンタ値から1を減算して、前記キャプスタンモータの動作を制御する第2動作制御手段とを備えることを特徴とする請求項9に記載のキャプスタンモータ動作制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ビデオカセットレコーダ(VCR)に関し、特に、ファインスロー(fine-slow mode)モードのような特殊な再生モードの際に、VCRに組込まれたキャプスタンモータの動作を効果的に制御するキャプスタンモータ動作制御方法及びその装置に関する。

【0002】

【従来の技術】周知のように、磁気テープ上に斜めに形成されるトラックへ映像信号を記録するか、または、該トラックから映像信号を再生する磁気記録及び再生装置において、垂直同期信号の記録位置は、記録の際、傾けられており且つ並列である記録トラックの端部に整列されるべきである。再生の際においては、回転ヘッドは上記記録トラックに沿って正確に走査するべきである。このような要件を満足させるために、所謂、ヘリカル走査

型磁気記録及び再生装置には、一般に、ヘッドサーボ回路やキャプスタンサーボ回路が組込まれる。ヘッドサーボ回路は、回転ヘッドの回転速度を制御する速度制御ループ及び回転ヘッドの回転位相を制御する位相制御ループを有する。キャプスタンサーボ回路は、磁気テープを走行させるキャプスタンの回転速度及び回転位相を制御する。

【0003】キャプスタンモータの動作を制御するためには、ファインスローモード、静止モード等の特殊な再生モードを用いる手法がある。そのうち、ファインスローモードを用いる方法がLee氏に許与された米国特許第5,327,249号に開示されている。詳述すると、この方法においては、制御パルスをビデオテープから検出してサーボ制御装置に供給する。その後、包絡線検波器を用いて再生無線周波数(RF)信号を受取り、該再生RF信号のDC成分の包絡線レベルを検出する。

【0004】マイクロコンピュータにおいては、最初、検出した包絡線レベルを、スロー再生インタバルにおける制御パルスの前後のヘッド切替え信号のインタバルでサンプリングする。その後、サンプル値を互いに比較して、キャプスタンモータの制御に必要な制御データを求める。この制御データはサーボ制御装置に供給され、サーボ制御装置として制御パルスのシフトを制御するようにする。ここで、制御パルスは比較結果に基づいて正または負の方向にシフトされる。

【0005】しかし、従来のキャプスタンサーボ制御装置は、VCRのキャプスタンモータ駆動系におけるデッキ機構の特性を鑑みずキャプスタンモータの動作を制御するので、デッキ機構の特性が変更される場合、キャプスタンモータは停止すべきである時点で正確に停止できなくなり、キャプスタンモータ駆動系において誤動作をもたらすおそれがあるという不都合がある。

【0006】

【発明が解決しようとする課題】従って、本発明の主な目的は、ファインスロー再生モードのような特殊な再生モードの際、デッキ機構の特性を鑑みてキャプスタンモータを最適に制御し得るキャプスタンモータ制御方法及びその装置を提供することにある。

【0007】

【課題を解決するための手段】上記の目的を達成するために、本発明によれば、ビデオカセットレコーダ(VCR)に組み込まれているキャプスタンモータの動作を制御するキャプスタンモータ動作制御方法であって、(a)前記VCRにおけるキャプスタン周波数発生器(CFG)から発生されるCFGパルス信号を受け取って、前記VCRにおけるキャプスタン駆動系にて誤動作が発生したとの旨を表すキャプスタン滑りが発生するか否かを決定する第a工程と、(b)前記キャプスタン滑りが発生する場合、再生無線周波数(RF)信号を受取り、前記再生RF信号の包絡線を検出する第b工程と、(c)前記包絡線のレベルと

手段と、

前記第1論理値のキャプスタンオーバフラグのカウンタ値と予め定められた第3閾値とを比較して、前記カウンタ値が前記第3閾値より大きいと、前記キャプスタンすべりが発生したと判断する第2比較手段とを備えることを特徴とする請求項6に記載のキャプスタンモータ動作制御装置。

【請求項9】 前記予め定められた第1時間間隔内で前記CFGパルス信号の第1立ち下がりエッジが入力される時、前記CFG信号のパルスの数がカウンタされることを特徴とする請求項8に記載のキャプスタンモータ動作制御装置。

【請求項10】 前記第2制御手段が、前記再生RF信号の前記包絡線のレベルが前記第1閾値より小さい場合、第1カウンタから読み出されたカウンタ値と予め定められた最大値とを比較する第3比較手段と、前記カウンタ値が前記最大値以下である場合、前記キャプスタン駆動時間を予め定められた第3時間間隔だけ減らし、前記カウンタ値が前記最大値より大きくなるまで、前記第3比較手段にて用いるように前記第1カウンタのカウンタ値を1だけ加算して、前記キャプスタンモータの動作を制御する第1動作制御手段と、前記カウンタ値が前記最大値より大きい場合、第2カウンタから読み出されたカウンタ値と予め定められた最小値とを比較する第4比較手段と、前記カウンタ値が前記最小値より小さい場合、前記キャプスタン駆動時間を前記予め定められた第3時間間隔だけ減らし、前記カウンタ値が前記最小値以下となるまで、前記第4比較手段にて用いるように前記カウンタ値から1を減算して、前記キャプスタンモータの動作を制御する第2動作制御手段とを備えることを特徴とする請求項9に記載のキャプスタンモータ動作制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ビデオカセットレコーダ(VCR)に関し、特に、ファインスロー(fine-slow mode)モードのような特殊な再生モードの際に、VCRに組込まれたキャプスタンモータの動作を効果的に制御するキャプスタンモータ動作制御方法及びその装置に関する。

【0002】

【従来の技術】周知のように、磁気テープ上に斜めに形成されるトラックへ映像信号を記録するか、または、該トラックから映像信号を再生する磁気記録及び再生装置において、垂直同期信号の記録位置は、記録の際、傾けられており且つ並列である記録トラックの端部に整列されるべきである。再生の際においては、回転ヘッドは上記記録トラックに沿って正確に走査するべきである。このような要件を満足させるために、所謂、ヘリカル走査

型磁気記録及び再生装置には、一般に、ヘッドサーボ回路やキャプスタンサーボ回路が組込まれる。ヘッドサーボ回路は、回転ヘッドの回転速度を制御する速度制御ループ及び回転ヘッドの回転位相を制御する位相制御ループを有する。キャプスタンサーボ回路は、磁気テープを走行させるキャプスタンの回転速度及び回転位相を制御する。

【0003】キャプスタンモータの動作を制御するためには、ファインスローモード、静止モード等の特殊な再生モードを用いる手法がある。そのうち、ファインスローモードを用いる方法がLee氏に許与された米国特許第5,327,249号に開示されている。詳述すると、この方法においては、制御パルスをビデオテープから検出してサーボ制御装置に供給する。その後、包絡線検波器を用いて再生無線周波数(RF)信号を受取り、該再生RF信号のDC成分の包絡線レベルを検出する。

【0004】マイクロコンピュータにおいては、最初、検出した包絡線レベルを、スロー再生インタバルにおける制御パルスの前後のヘッド切替え信号のインタバルでサンプリングする。その後、サンプル値を互いに比較して、キャプスタンモータの制御に必要な制御データを求める。この制御データはサーボ制御装置に供給され、サーボ制御装置として制御パルスのシフトを制御するようにする。ここで、制御パルスは比較結果に基づいて正または負の方向にシフトされる。

【0005】しかし、従来のキャプスタンサーボ制御装置は、VCRのキャプスタンモータ駆動系におけるデッキ機構の特性を鑑みずキャプスタンモータの動作を制御するので、デッキ機構の特性が変更される場合、キャプスタンモータは停止すべきである時点で正確に停止できなくなり、キャプスタンモータ駆動系において誤動作をもたらすおそれがあるという不都合がある。

【0006】

【発明が解決しようとする課題】従って、本発明の主な目的は、ファインスロー再生モードのような特殊な再生モードの際、デッキ機構の特性を鑑みてキャプスタンモータを最適に制御し得るキャプスタンモータ制御方法及びその装置を提供することにある。

【0007】

【課題を解決するための手段】上記の目的を達成するために、本発明によれば、ビデオカセットレコーダ(VCR)に組み込まれているキャプスタンモータの動作を制御するキャプスタンモータ動作制御方法であって、(a)前記VCRにおけるキャプスタン周波数発生器(CFG)から発生されるCFGパルス信号を受け取って、前記VCRにおけるキャプスタン駆動系にて誤動作が発生したとの旨を表すキャプスタン滑りが発生するか否かを決定する第a工程と、(b)前記キャプスタン滑りが発生する場合、再生無線周波数(RF)信号を受取り、前記再生RF信号の包絡線を検出する第b工程と、(c)前記包絡線のレベルと

予め定められた第1閾値とを比較して、前記包絡線のレベルが前記第1閾値以下である場合、前記キャプスタンモータの動作を制御するのに用いられるべきキャプスタンモータ駆動時間を訂正して、前記キャプスタンモータの動作を制御する第c工程とを含むことを特徴とするキャプスタンモータ動作制御方法が提供される。

【0008】

【発明の実施の形態】以下、本発明の好適実施例について図面を参照しながらより詳しく説明する。図1は、本発明によるファインスローモード、静止モードのような特殊な再生モードにてキャプスタンモータ60の動作を制御するサーボ制御部40が組込まれるVCR100の概略的なブロック図である。このVCR100は、キーマトリックス10、包絡線検波器20、アナログ／デジタル変換器(ADC)30、サーボ制御部40、キャプスタンモータ駆動器50、キャプスタンモータ60、CFGパルス信号発生器70及びオン・スクリーン・ディスプレイ(OSD)80を含む。サーボ制御部40はコントローラ41と、4つのカウンタ42、43、44、45と、3つのメモリ46、47、48とより構成される。

【0009】特殊な再生モード(例えば、ファインスロー再生モード)がVCRのユーザによって設定されるとき、本発明のサーボ制御部40は、キャプスタンモータ60の動作を制御してファインスロー再生モードにて動作させる。詳述すると、キーマトリックス10からファインスロー再生モードを設定する信号がサーボ制御部40のコントローラ41に供給される時、最初、サーボ制御部40はキャプスタンすべりが発生するか否かを判断する。公知のように、キャプスタンすべりとは、例えば、VCR100に組込まれているキャプスタン(図示せず)の周りに位置するゴムベルトの老化によってキャプスタン駆動系(図示せず)で誤動作が発生する現象を意味する。

【0010】キャプスタンすべりが発生するか否かを決定するために、コントローラ41は最初、図2(B)に示すようなCFGパルス信号を受取る。このCFGパルス信号はキャプスタンモータ60の回転速度に比例する周波数信号であって、キャプスタンモータ60がファインスロー再生モードで動作する際、キャプスタンモータ60によってCFGパルス信号発生器70から発生される。周知のように、CFGパルス信号発生器70は、キャプスタンモータ60によって駆動されるキャプスタン回転軸(図示せず)に取付けられる。しかる後、コントローラ41は、CFGパルス信号に基づいてキャプスタンすべりが発生するか否かを判断する。判断の結果、キャプスタンすべりが発生した場合、コントローラ41はADC30からの再生RF信号の包絡線レベルに対応するDC値を受取る。この再生RF信号の包絡線レベルは包絡線検波器20にて再生RF信号から検出される。

【0011】続けて、コントローラ41は、ADC30からのDC値と第1メモリ46に予め格納されている予め定められた第1閾値TH1とを比較する。比較の結果、DC値がTH1

より大きい場合、コントローラ41はキャプスタンモータ60の動作を制御するのに用いられるべきキャプスタン駆動時間を訂正するように制御する。4つのカウンタ42～45及び3つのメモリ46～48は、そのキャプスタン駆動時間を訂正するのに有用に用いられる。以下、図1、図2及び図3～図7を参照して、キャプスタン駆動時間の訂正の詳細を説明する。

【0012】図3～図7には、各々本発明によってキャプスタンモータ60の動作を制御する方法を説明するためのフロー図が示されている。ステップS110にて、サーボ制御部40はファインスロー再生モードが設定されるか否かをチェックして、ファインスロー再生モードが設定されていない場合は、プロセスはステップS110で上記工程を反復的に行い、そうでない場合には、ステップS120に進む。

【0013】ステップS120においては、コントローラ41は、最初、制御ヘッドによって磁気テープ(図示せず)上の制御トラックから読取られるキャプスタン制御パルス信号(図2(A)参照)を受信した後、キャプスタン制御パルス信号の一部(例えば、その立ち下がりエッジ111)がコントローラ41に供給されるとき、プロセスは図4中のステップS122に割込む(割込みAルーチン)。図4中のステップS122においては、第1カウンタ42はコントローラ41の制御下で初期化される。続いて、ステップS130にては、コントローラ41が図2(B)に示したようなCFGパルス信号の一部(例えば、立ち下がりエッジ113)を受取るとき、プロセスは図5中のステップS132に割込む(割込みBルーチン)。

【0014】図5は、図4中のステップS130から割込まれるプロセスを説明するためのフロー図である。ステップS132において、コントローラ41はCFGパルス信号を受信し、受信した信号と共に第1カウンタ制御信号CCS1を第1カウンタ42に供給する。第1カウンタ42は、受取った第1カウンタ制御信号CCS1に応じて、図2(B)に示したような立ち下がりエッジ113の後に発生するCFGパルス信号のパルスの数をカウントする。ここで、立ち下がりエッジ113の発生後に立ち下がりエッジ信号が第1カウンタ42に供給される都度、第1カウンタ42のカウント値が1だけ増加することに注目されたい。

【0015】ステップS134において、コントローラ41は、第1カウンタ42にて計数されたCFGパルス信号のパルスのカウント数と予め定められた第2閾値TH2とを比較する。このTH2は、図2(B)に示すように区間tに相応する値を有する。区間tが経過したことを意味するCFGパルス信号のパルスの数がTH2より大きい場合は、コントローラ41はステップS136に進んでCFGオーバーフラグを「1」に設定し(ステップS136)、そうでない場合には、CFGオーバーフラグを「0」に初期化し(ステップS138)、プロセスはステップS140に進む(割込みCルーチン)。ステップS140にて、コントローラ41は、図

6に示すようなプロセスを行う。

【0016】図6において、区間 $t$ が経過したとき、即ち、CFGパルス信号の立ち下がりエッジ114(図2(B)参照)がコントローラ41に供給されるとき、コントローラ41はCFGオーバーフラグが「1」に設定されるか否かをチェックする(ステップS142)。チェックの結果、CFGオーバーフラグが「1」に設定される場合、コントローラ41は、第1カウンタ制御信号CCS2を第2カウンタ43に供給して該当カウント値を1だけ増加させる(ステップS144)。ここで、所定の時間間隔内で区間 $t$ が経過する都度、第2カウンタ43のカウント値は1だけ増加されることに注目されたい。そうでない場合には、ステップS146に進む。

【0017】ステップS148においては、第2カウンタ43にて増加されたカウント値と第2メモリ47に予め格納されている予め定められた第1最大値 $V1_{MAX}$ との間比較が行われる。比較の結果、増加されたカウント値が $V1_{MAX}$ より小さい場合は、プロセスはステップS158に進み、そうでない場合には、ステップS152に進む。ステップS152にてコントローラ41はキャプスタンオーバーフラグを「1」に設定する。このオーバーフラグ1はキャプスタンすべりがキャプスタン駆動系にて発生したことを意味する。

【0018】一方、ステップS146にはステップS144と同様に第2カウント値を1だけ増加させ、ステップS150に進む。ステップS150にてコントローラ41は、増加されたカウント値と第2メモリ47に予め格納されている予め定められた第1最小値 $V1_{MIN}$ とを比較する。比較の結果、増加されたカウント値が $V1_{MIN}$ より大きい( $V1_{MIN}$ 以上)場合、プロセスはステップS158に進み、そうでない場合には、ステップS154に進む。ステップS154にて、コントローラ41はキャプスタンオーバーフラグを「0」にリセットする。このオーバーフラグ0はキャプスタン駆動系でキャプスタンすべりが発生していないことを意味する。ステップS156にて、コントローラ41は、第2カウンタ43のカウント値が「0」にクリアされ得るように、第2カウンタ制御信号CCS2を第2カウンタ43に供給する。

【0019】ステップS158において、コントローラ41はステップS140のプロセスを中止させ、第1カウンタ42の初期化のための第1カウンタ制御信号CCS1を第1カウンタ42に供給する。前述したように、コントローラ41が処理の流れを制御することは、例えば、CFGパルス信号におけるノイズのため生じる誤動作を予防するためである。

【0020】図3を再度参照すると、ステップS162にてコントローラ41は、キャプスタンオーバーフラグが「1」に設定されるか否かをチェックする。チェックの結果、キャプスタンオーバーフラグが「1」に設定されていない場合は、コントローラ41は、第3及び第4カウ

ンタ44、45の初期化のための第3及び第4カウンタ制御信号CCS3、CCS4を各々該当カウンタに供給する(ステップS164)。キャプスタンオーバーフラグが「1」に設定される場合には、コントローラ41は、ADC30から再生RF信号の包絡線レベルのDC値を受信し、このDC値と第1閾値TH1とを比較する(ステップS168)。比較の結果、包絡線レベルのDC値がTH1以下である場合は、プロセスはステップS164に進み、コントローラ41は第3及び第4カウンタ44、45を初期化させ、そうでない場合には、ステップS170に進む。

【0021】ステップS170においてコントローラ41は、第3カウンタ制御信号CCS3を第3カウンタ44に供給して第3カウンタ44のカウント値を読み取り、読み取ったカウント値と第2メモリ47に予め格納されている予め定められた第2最大値 $V2_{MAX}$ とを比較する。予め定められた第2最大値は、区間 $t$ に所定値を加算して求められ得る最大制限値であり、VCR100におけるキャプスタンサーボ制御の必要性能に基づいて決定される。ステップS170の比較の結果、第3カウント値が $V2_{MAX}$ 以下である場合は、プロセスはタップAを介して図7中のステップS174に進み、そうでない場合には、タップBを介して図7中のステップS172に進む。

【0022】ステップS172においてコントローラ41は、第4カウンタ制御信号CCS4を第4カウンタ45に供給して第4カウンタ45のカウント値を読み取り、第2メモリ47に予め格納されている予め定められた第2最小値 $V2_{MIN}$ とを比較する。この予め定められた第2最小値 $V2_{MIN}$ は、区間 $t$ に所定値を減算して求められ得る最小制限値であり、VCR100のキャプスタンサーボ制御の必要性能に基づいて決定される。比較の結果、第4カウント値が $V2_{MIN}$ より大きくない場合、プロセスはステップS178に進んで、コントローラ41は、訂正不可の旨のメッセージをOSD80に供給して、該当メッセージを視覚的にディスプレイする。

【0023】一方、ステップS174にてコントローラ41は、第3メモリ48に格納されたキャプスタン駆動時間を読み取り、該当時間を予め定められた時間間隔Hだけ増加させた後、図2(8)に示したように、増加されたキャプスタン駆動時間に相応するキャプスタンモータ制御信号をキャプスタンモータ駆動器50に供給する。また、コントローラ41は、第3カウンタ44のカウント値が $V2_{MAX}$ より大きくなるまで、第3カウンタ44のカウント値を1だけ増加させ、図3中のステップS170にて用い得るようにする。その後、プロセスは終了する。ステップS172にて第4カウント値が $V2_{MAX}$ より大きい場合、プロセスはステップS176に進む。このステップS176においてはコントローラ41は、第4カウンタ制御信号CCS4を第4カウンタ45に供給して、第3メモリ48に格納されるキャプスタン駆動時間を読み取り予め定められた時間間隔Hだけ減少させた後、減少されたキャプスタン駆動時間に相応する

キャプスタンモータ制御信号をキャプスタンモータ駆動器50に供給する。また、コントローラ41は、第4カウンタ45のカウンタ値が $V_{2\_MIN}$ 未満になるまで、第4カウンタ値を1だけ減少させ、ステップS172にて用い得るようにする。その後、プロセスは終了する。しかる後、コントローラ41にて発生されるキャプスタンモータ制御信号は、キャプスタンモータ駆動器50に供給され、このキャプスタンモータ制御信号に応じて、キャプスタンモータ駆動器50は、キャプスタンモータ60の駆動のための信号を発生する。

【0024】上記において、本発明の好適な実施の形態について説明したが、本発明の請求範囲を逸脱することなく、当業者は種々の改変をなし得るであろう。

【0025】

【発明の効果】従って、本発明によれば、キャプスタン駆動時間を訂正し、デッキ機構の老化によって生じ得るキャプスタンすべりを検出し、再生RF信号の包絡線レベルをもチェックすることによって、キャプスタンモータの動作をより一層効果的に制御することができる。

【図面の簡単な説明】

【図1】本発明によってキャプスタンサーボ制御装置が組込まれるVCRの概略的なブロック図である。

【図2】(A)～(C)よりなり、各々ファインスロー再生モードの際にキャプスタンモータの動作を制御する

のに用いられる波形図である。

【図3】本発明によるキャプスタンモータの動作の制御方法を説明するためのフロー図である。

【図4】同じく、本発明によるキャプスタンモータの動作の制御方法を説明するためのフロー図である。

【図5】同じく、本発明によるキャプスタンモータの動作の制御方法を説明するためのフロー図である。

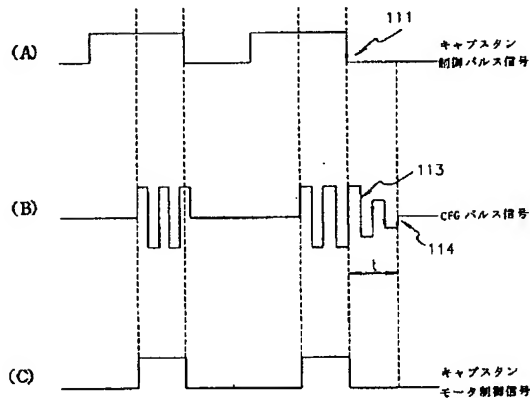
【図6】同じく、本発明によるキャプスタンモータの動作の制御方法を説明するためのフロー図である。

【図7】同じく、本発明によるキャプスタンモータの動作の制御方法を説明するためのフロー図である。

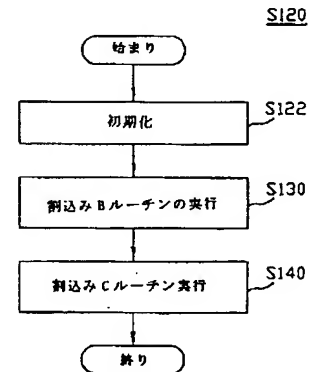
【符号の説明】

- 10 キーマトリックス
- 20 包絡線検波器
- 30 ADC
- 40 サーボ制御ブロック
- 41 コントローラ
- 42～45 カウンタ
- 46～48 メモリ
- 50 キャプスタンモータ駆動器
- 60 キャプスタンモータ
- 70 CFGパルス信号発生器
- 80 OSD
- 100 VCR

【図2】

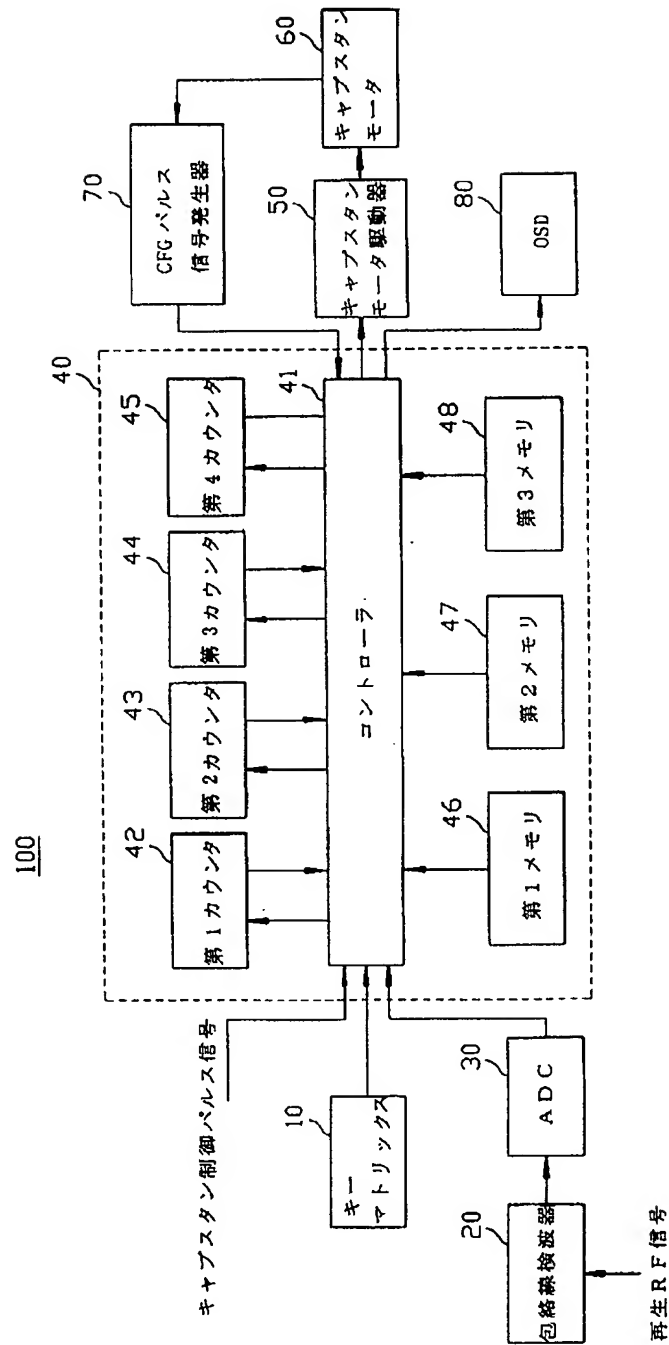


【図4】

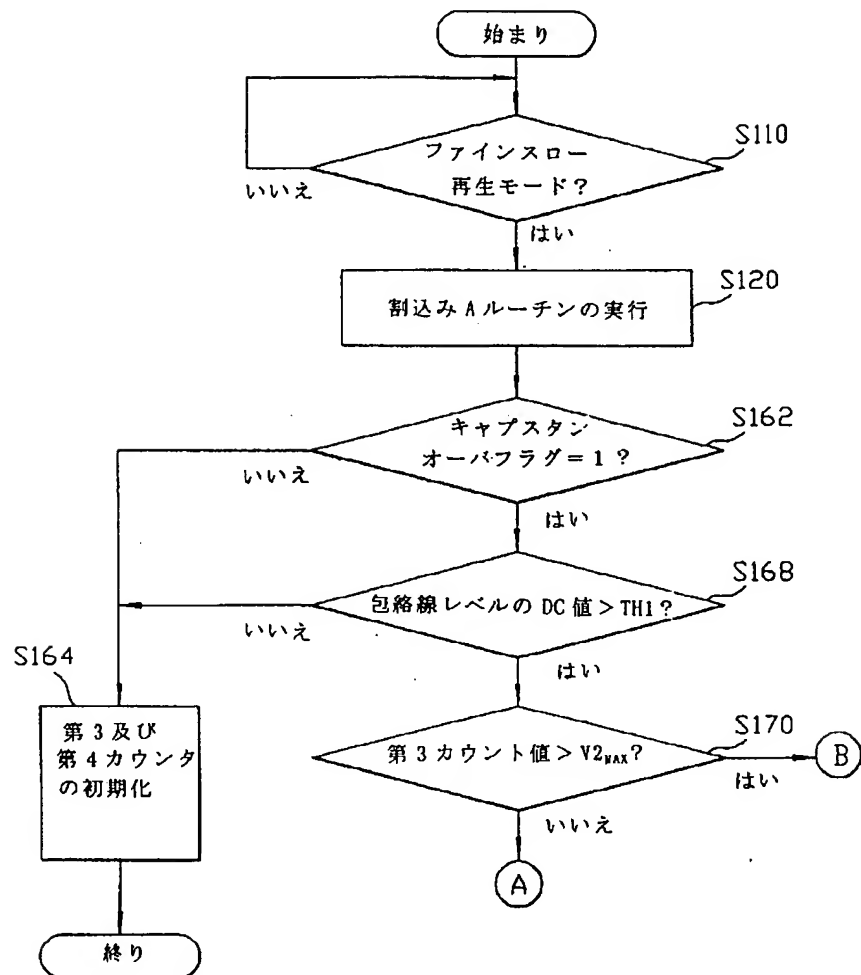




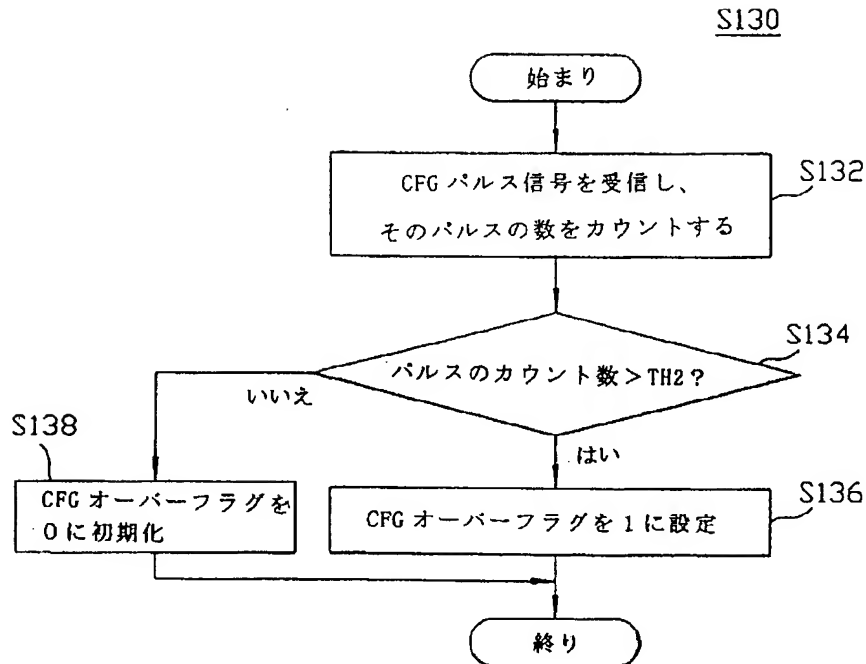
【図1】



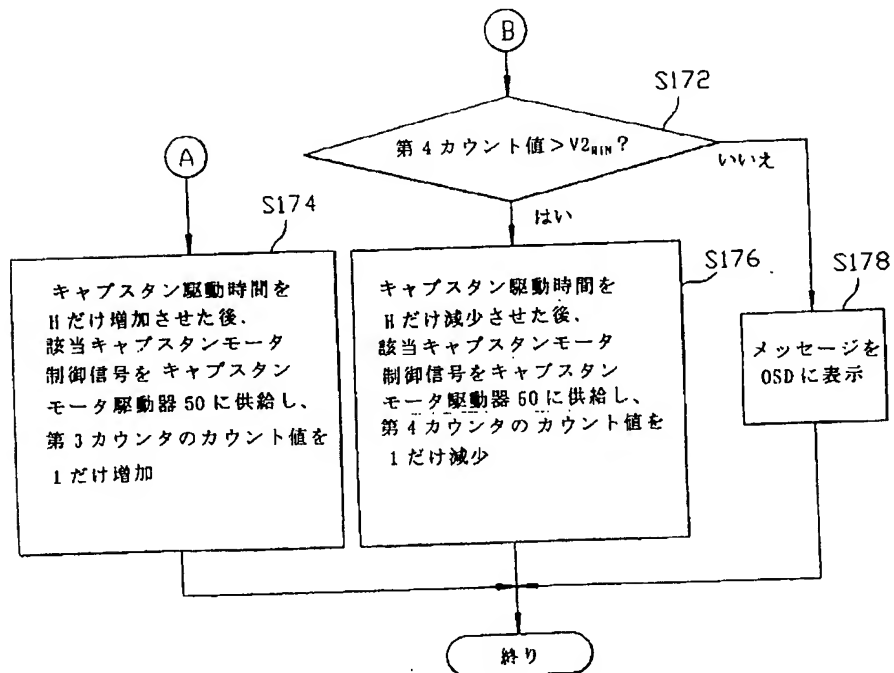
【図3】



【図5】



【図7】



【図6】

S140

